

基板バイアス効果の大きい低電圧用高性能 AB-DTMOS の提案と実証

Proposal of a High Performance AB-DTMOS with Large Body Effect at Low Supply Voltage

東大生研* 東大 VDEC** ○高宮 真*、更屋拓哉*、T.N.デュエト*、平本俊郎*、**

IIS, Univ. of Tokyo* VDEC, Univ. of Tokyo** M.Takamiya*, T.Saraya*, T.N.Duyet*, and T.Hiramoto*、**

E-mail: taka@nano.iis.u-tokyo.ac.jp

1.はじめに DTMOS は理想的な S 値と高い駆動力を有し、電源電圧 0.5V 以下での超低消費電力デバイスとして注目されている[1]。DTMOS の高駆動電流化の指針は基板バイアス効果を高め、オン時の V_{th} を下げる事である。我々は基板バイアス効果の大きい AB(Accumulated Back-Interface)-DTMOS を提案する。

2.AB-DTMOS デバイス構造を図 1 に示す。基板バイアスによりバック界面にホールを蓄積させ、これを DTMOS の body としゲートと結ぶ。チャンネル空乏層幅を不純物プロファイルではなく SOI 層の薄膜化により縮小出来るため、基板バイアス効果が増大し駆動力が高まる。

3.実験 SIMOX 基板上に作成した完全空乏型(FD) SOI MOSFET[2]を表 1 に示すバイアス条件で測定することにより FD SOI MOSFET, ETIC SOI MOSFET[3], AB-DTMOS の 3 通りのモードで動作させ比較した。ゲート酸化膜 100Å、SOI 膜厚 400Å、埋め込み酸化膜厚 1000Å、チャンネル濃度 $2 \times 10^{16} \text{ cm}^{-3}$ である。 V_{th} と S 値を表 1 に示す。図 2 にオンオフ特性の比較を示す。

AB-DTMOS は高駆動力かつ低リーク電流であるのに対し、FD はオフ電流が大きく、ETIC は駆動力が低い。ETIC は短チャンネル効果を抑制するデバイスとして提案されているが、(1)S 値が大きい、(2)縦方向電界が強いため駆動力が低い[4]、(3)基板浮遊効果が激しい、等の問題点を有する。これに対し AB-DTMOS は、(1)理想的な S 値、(2)基板バイアス係数が高い DTMOS であるため高駆動力、(3)ドレイン空乏層の伸びが小さいため短チャンネル効果を ETIC より更に抑制可能、等のメリットを持つ。

4.結論 基板バイアス効果が大きい AB-DTMOS は理想的な S 値を示し、駆動力が非常に高く、また短チャンネル効果を抑制可能であるため 0.5V 以下の低電源電圧において高駆動力と低リーク電流を両立できる高性能 MOSFET である。

[1] F. Assaderaghi et al: IEDM, p.809, 1994.

[2] 高宮：1996 年秋季応物, 7p-R-1.

[3] T.Shimatani et al: SSDM p.494, 1996.

[4] 高宮：1998 年春季応物, 30p-YB-5.

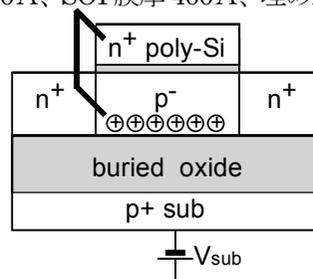


図 1. AB-DTMOS のデバイス構造

表 1. 3 つのモードの測定法と特性 (長チャンネル)

operation mode	Vbs	Vsub	Vth	S
FD SOI MOSFET	-	0V	0.1V	76mV/dec
ETIC-SOI MOSFET	0V	-20V	0.9V	125mV/dec
AB-DTMOS	=Vgs	-20V	0.45V	67mV/dec

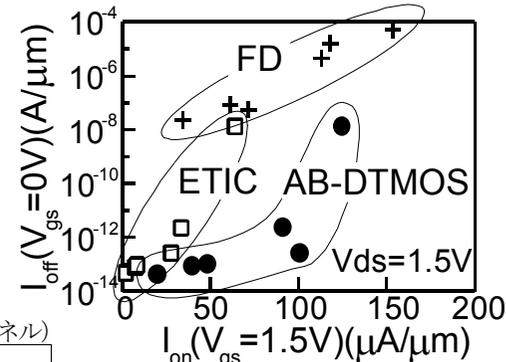


図 2. FD,ETIC,ABDTMOS のオンオフ特性 (ゲート長を変化した)