

シグナルインテグリティ評価用 100-GSa/s サンプルングオシロスコープマクロの設計と評価

A 100-GSample/s Sampling Oscilloscope Macro for Signal Integrity Checking

高宮 真 水野正之 中村和之*

Makoto Takamiya, Masayuki Mizuno, and Kazuyuki Nakamura*

NEC シリコンシステム研究所 *現在、九州工業大学
Silicon Systems Research Labs, NEC Corporation *Kyushu Institute of Technology

1. はじめに

LSI 上での電源ノイズ、基板ノイズ等によるシグナルインテグリティ（波形品質の完全性）の劣化が、LSI の性能向上を阻害しており、大きな問題となっている。シグナルインテグリティを実現するためには、まず現状の LSI 上での電圧波形を実測により把握し、実測を元にモデル化を行い、CAD による上記現象を回避した設計を行う必要がある。ところが、オンチップの波形は非常に高速なため、LSI 外部からでは正確に評価できない。また、寄生インダクタンスにより、オンチップの波形は電源電圧の範囲を越えて変化する。そこで、シグナルインテグリティの評価用に、測定電圧範囲が広く、高精度(100-GSa/s)のサンプルングオシロスコープマクロの設計と評価を行ったので報告する[1]。

2. サンプルングオシロスコープマクロ

図 1 に開発したマクロのブロック図を示す。8 個のサンプルングヘッド(SH)と 1 つのサンプルングクロック発生回路(SCG)と 1 つの出力バッファから構成されている。セレクタにより 8 個の SH から所望の 1 つの SH を選択して測定を行う。SH は被測定回路の電源線、接地線、クロック信号線、基板コンタクト等に接続されており、各箇所の電圧を測定することができる。SCG は被測定回路と同一のクロックから、クロックの周期より 10ps 長い周期のサンプルングクロックを発生し SH に供給する。SH はサンプルングクロックにより入力波形の電圧値をサンプルングして保持し、これをアンプで増幅して出力する。

SH はサンプルアンドホールド回路とアンプから構成される。C1 によって被測定電圧(V_{mea})をサンプルし、C2 によって V_{mea} の範囲をアンプの入力(V_{amp})範囲内(0.3V-0.9V)に縮め、C3 によって被測定電圧値を保持する。従来の SH [2]に対して、図 1 の S2, S3, C2 と V_{bias}(~V_{dd}/2)を追加することにより、測定電圧範囲を - 0.3V から V_{dd}+0.3V に広げることが成功した。これに対し、従来の SH では、測定電圧範囲が 0V から V_{dd} までと狭く、シグナルインテグリティの評価には不向きであった。

3. 実測結果

1.2V, 0.13μm CMOS プロセスでサンプルングオシロスコープマクロの試作を行った。SCG の面積は 23,600μm²、SH 1 つの面積は 1,550μm² である。本マクロの消費電力は 32mW であった。図 2 に外部から SH に入力した DC 電圧と本マクロ出力電圧の関係の実測結果を示す。開発した SH により、- 0.3V から V_{dd}+0.3V の広い入力範囲の実現に成功している。波形測定例として、図 3 に電源電位と接地電位の実測波形を示す。クロックの立ち上がりエッジで大きな電源電流が流れるため、電源電位が低下し、接地電位が上昇し、その後、電源系の LC 共振により電源電位が V_{dd} 以上にオーバーシュート、接地電位が 0V 以下にアンダーシュートする様子を高精度に捉えている。

4. まとめ

LSI 上のシグナルインテグリティの評価を目的として、0.13μm CMOS でサンプルングオシロスコープマクロの設計と評価を行った。サンプルングクロック発生回路を内蔵することにより、測定方法が簡単になった上、サンプルングレートが 100-GSa/s の高精度測定が可能となった。また、電荷分配を利用したサンプルングヘッドにより、測定電圧範囲を - 0.3V から V_{dd}+0.3V に広げることが成功した。本マクロにより、LSI が実装された状態でも、LSI 上の波形を高精度かつ容易に実測することができる。

参考文献

- [1] M. Takamiya et al., ISSCC 2002, to be presented.
- [2] R. Ho et al., Symp. VLSI Circuits, pp. 138 – 139, 1998.

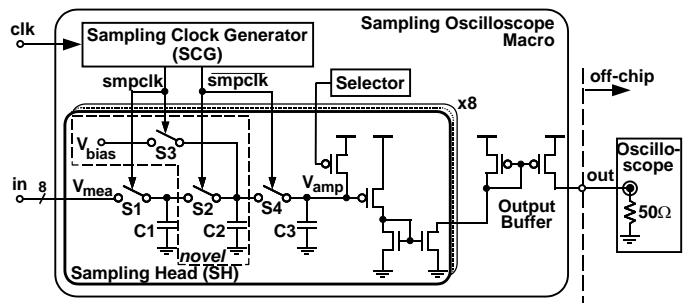


図 1 サンプルングオシロスコープマクロのブロック図

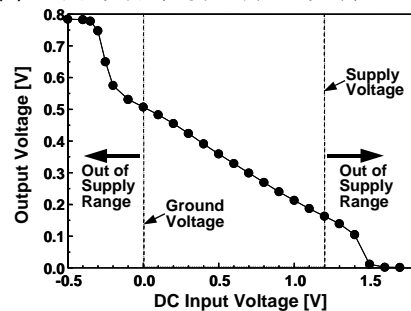


図 2 SH への入力電圧と出力電圧の関係 (実測)

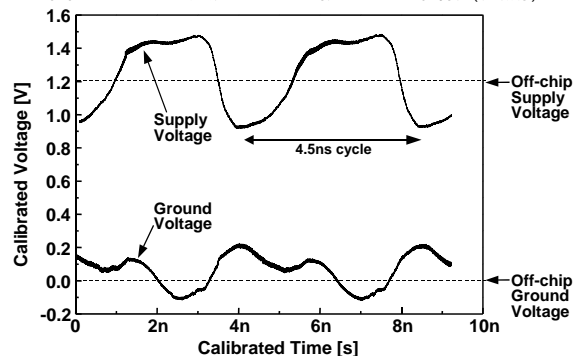


図 3 電源線ノイズと接地線ノイズ (実測)