

Double Thresholding 方式を用いた 1 V 299 μ W Flashing UWB トランシーバ

高宮 真¹、アーティット タムタカーン²、石黒 仁揮³、石田 光一⁴、桜井 貴康²

¹ 東京大学 大規模集積システム設計教育研究センター 〒153-8505 東京都目黒区駒場 4-6-1

² 東京大学 国際・産学共同研究センター 〒153-8505 東京都目黒区駒場 4-6-1

³ 慶應義塾大学 理工学部 電子工学科 〒223-8522 横浜市港北区日吉 3-14-1

⁴ 東京工業大学 統合研究院 〒226-8503 横浜市緑区長津田町 4259-R-17

E-mail: mtaka@iis.u-tokyo.ac.jp

あらまし 新たに提案する double thresholding 方式を用いた Ultra-Wide-Band(UWB)のトランシーバを開発した。本方式は正確な同期が不要であるため、アドホックネットワークに適している。また、本方式はノイズやマルチパスによる信号干渉に対してロバストである。平均電力を削減するため、すべてのアナログ回路ブロックは、flashing という新しい電源遮断技術により短期間のみ活性化される。0.15 μ m の完全空乏形 SOI CMOS を用いて、テストチップを製造した。35 cm 離れて 25 kbps のデータ通信を行った場合、平均電力の実測値は 299 μ W であった。

キーワード UWB、低消費電力、Flashing、Double thresholding

A 1-V 299- μ W Flashing UWB Transceiver Based on Double Thresholding Scheme

Makoto TAKAMIYA¹, Atit TAMTRAKARN², Hiroki ISHIKURO³,
Koichi ISHIDA⁴, and Takayasu SAKURAI²

¹VLSI Design and Education Center, University of Tokyo, 4-6-1 Komaba, Meguro-ku, Tokyo 153-8505, Japan

²Center for Collaborative Research, University of Tokyo, 4-6-1 Komaba, Meguro-ku, Tokyo 153-8505, Japan

³Keio University, Department of Electronics and Electrical Engineering, 3-14-1, Hiyoshi, Kohoku-ku, Yokohama
223-8522, Japan

⁴Tokyo Institute of Technology, Integrated Research Institute, 4259-R2-17, Nagatsuta, Midori-ku, Yokohama,
226-8503, Japan

E-mail: mtaka@iis.u-tokyo.ac.jp

Abstract This paper presents an Ultra-Wide-Band transceiver based on a newly proposed double thresholding scheme. The scheme does not require any precise synchronization and thus is practical in ad-hoc networks. The proposed architecture has high noise and multi-path fading signal immunities. All analog blocks are activated in a short period called ‘flashing’ to suppress total average power. A tested chip is manufactured using 0.15 μ m FD-SOI CMOS technology. The measured average power is 299 μ W at 25kbps data-rate over the distance of 35cm.

Key words UWB, Low-power, Flashing, Double thresholding

1. はじめに

アドホックなワイヤレスセンサネットワーク (WSN) が VLSI の新しい応用分野として注目を集めている。Ultra-Wide-Band (UWB)のトランシーバは、低消費電力[1]-[2]であるため、ワイヤレスセンサネットワーク应用到にしている。一般に UWB は、3.1~10.6GHz の周波数帯が注目されているが、0~960MHz の周波数帯もある。3.1~10.6GHz の周波数帯では高速動作が必要であるため、消費電力が大きくなってしまいう傾向がある [3]-[5]。そこで、我々は低消費電力の観点から、0~960MHz の周波数帯に注目し、この周波数帯での UWB トランシーバの開発を行った。

これまでに報告されている 0~960MHz の周波数帯の UWB トランシーバ[1]の消費電力は 4.7 mW であり、ワイヤレスセンサネットワーク应用到には一層の低消費電力化が必要である。また、このトランシーバ[1]は相関器 (コリレータ) を用いているため、送受信機間でクロックの同期を取る必要がある。しかし、アドホックなネットワーク環境において、クロック同期を実現するのは困難である。

そこで本研究では、送受信機間でクロックの同期を取る必要がない Double Thresholding 方式という新しいアーキテクチャを提案し、これにより消費電力が 1 mW 以下の UWB トランシーバを実現した。2 章で Double

Thresholding 方式を示し、3 章でアナログ回路の DC 電流をカットする flashing 技術を示す。4 章で UWB トランシーバの試作評価結果を示す。5 章で従来との比較と低電力技術の効果を整理し、最後に 6 章でまとめる。

2. Double Thresholding アーキテクチャ

図 1 に提案する UWB トランシーバのアーキテクチャを示す。変調方式は Binary Phase Shift Keying (BPSK)である。図 1 の左上図に示す送信機はすべてデジタル回路で、図 1 の右上図に示すように正と負のピークをもつ信号を生成する。図 1 の右下図に示すように、この信号は広い周波数スペクトラムを有する。0~960MHz の周波数帯以外の信号はパルスフィルタとアンテナによって除去する。

図 1 の左下図に示す受信機の主要なブロックは、フロントエンドアンプ、連続時間のコンパレータ、位相検出器である。まず、入力パルスがフロントエンドアンプによって増幅され、そのピークを検出するために、2つのしきいレベル(V_{TH} , V_{TL})と比較される。正のピークと負のピークが検出されたとき、コンパレータは V^+ と V^- 信号を出力する。位相検出器を用いて、 V^+ 信号か V^- 信号かどちらか先に立ち上がった信号を検出することにより、受信データが 1 か 0 かを判定する。具体的には、図 2 に示すように、 V^+ 信号が V^- 信号よりも先に high になれば、1 のデータを受信 (RxBit)、 V^- 信号が V^+ 信号より

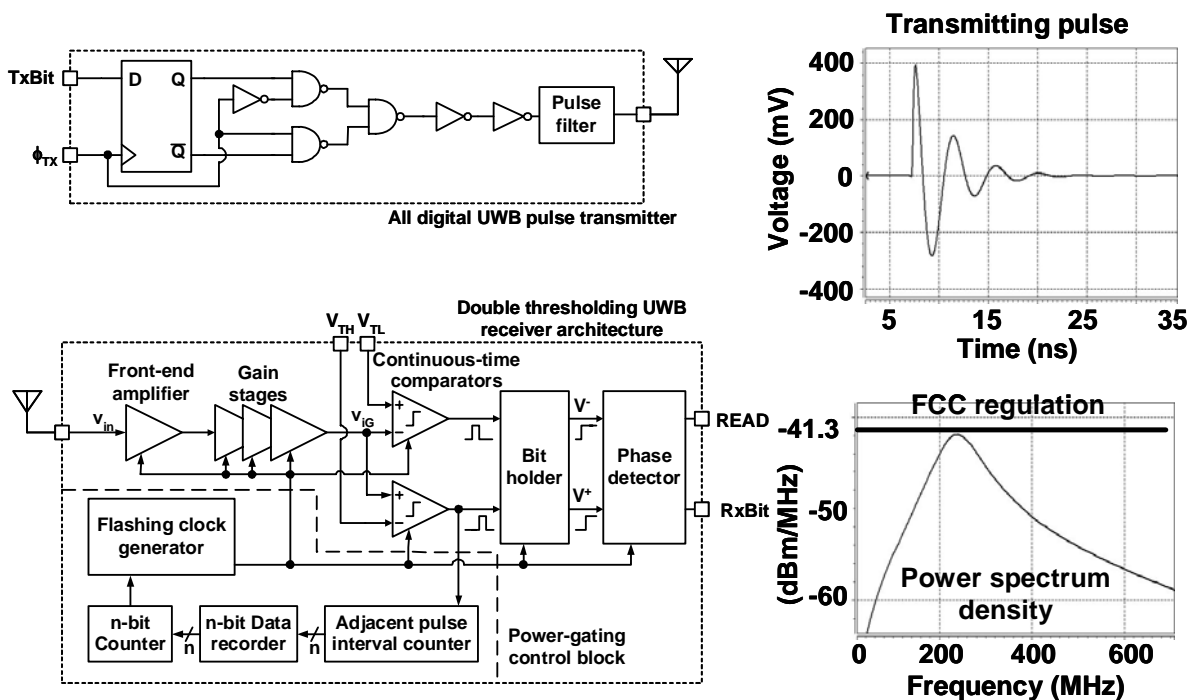


図 1 提案する UWB トランシーバの Double Thresholding アーキテクチャ

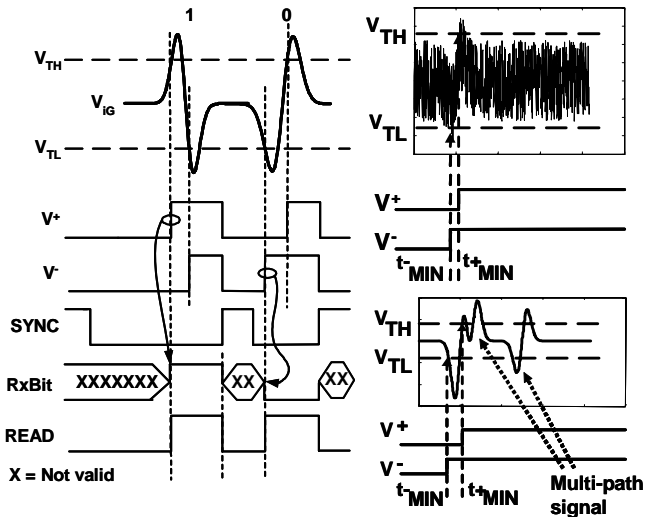


図2 Double Thresholding アーキテクチャの動作

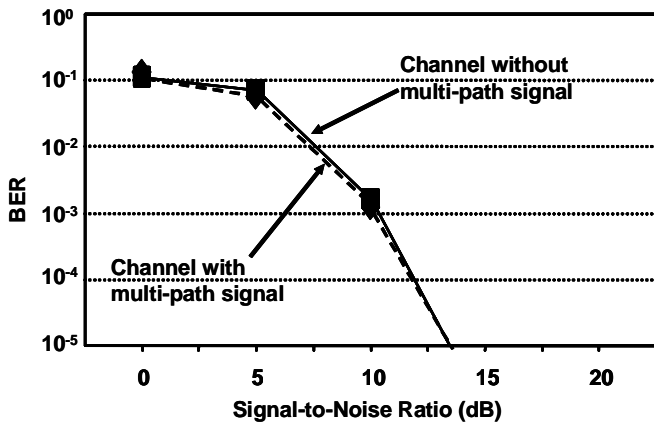


図3 ビットエラーレート(BER)のシミュレーション結果

も先に high になれば、0 のデータを受信(RxBit)したと判定する。V+信号のみが変化し、V-信号が変化しない場合も、1 のデータを受信したと判定する。逆の場合も同様である。これにより、図2の右下図に示すように、真の信号に対して遅延のあるマルチパスの信号は自動的に無視される。UWBのパルス幅は数 ns であるため、数 ns 後に受信機をリセットすることにより、次のパルス受信に備える。図2の右上図に示すように、2つのしきいレベル(V_{TH}, V_{TL})の電圧差がノイズに対する耐性を決める。ノイズ振幅が V_{TH} と V_{TL} の電圧差よりも小さければ、正しく信号を検出することができる。図3にビットエラーレート(BER)のシミュレーション結果を示す。マルチパスの信号による BER の劣化はほとんどない。このように、図1に提案するアーキテクチャはマルチパスの信号とノイズに対してロバストである。

3. アナログ回路の flashing 技術

フロントエンドアンプとして、広帯域でのインピーダンスマッチングを実現するために、図4に示す並列ゲート接地アンプを用いた。2章で述べたように、提案するアーキテクチャはノイズ耐性が高いため、このアンプでは入力ノイズを犠牲にして低消費電力を優先させて抵抗終端を用いた。アンプの出力ノードの DC レベルはオペアンプを用いて安定化した。トータルでゲイン 50dB を得るために、フロントエンドアンプの後に、3段のソース接地アンプを縦続接続した。

送信機のアナログ回路の DC 電流をカットするために、高速な電源遮断技術である flashing 技術を提案す

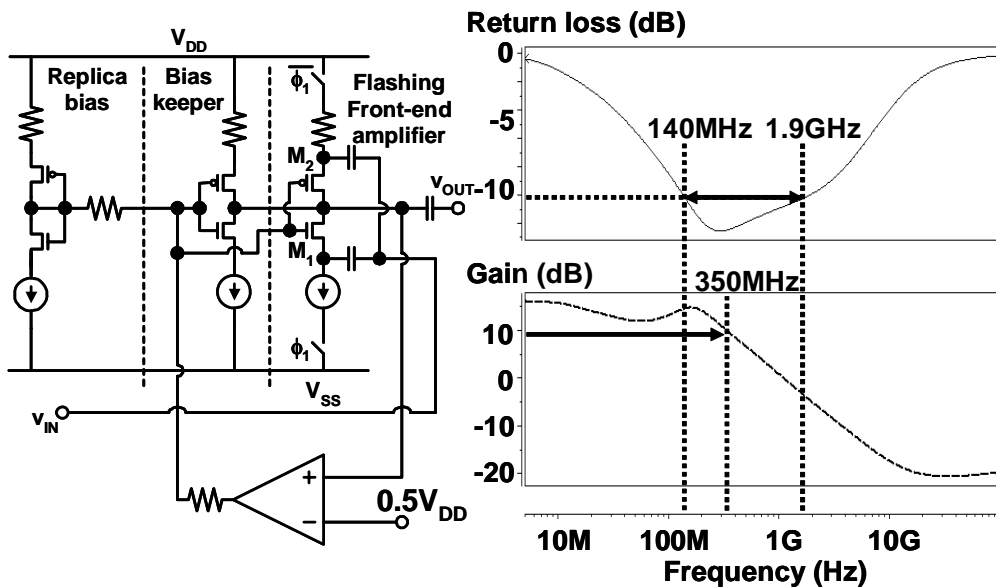


図4 低消費電力のフロントエンドアンプ

る。UWBのパルス幅はパルス間隔に比べて非常に短いので、flashing技術は低消費電力化に有効である。まず、データ通信を行う前のトレーニング過程において、隣接する2つのパルス間隔をカウンタで計測し、その値を信号周期の近似値として保存する。次に、信号パルスを検出した直後から、次の信号が来る前までの期間、アナログ回路部の電源を遮断する。電源遮断期間は上記カウンタの値の90%とし、10%のマージンを持たせた。図4の左図に示すように、アンプが電源遮断中も、アンプのDCバイアス点を保持するために「バイアスキューパ」というアンプの小さなレプリカ回路を用いた。4段のアンプは同時に電源オンするのではなく、時間差をつけて電源オンするのが良いことが分かった。図5の左下図の点線に示すように、4つのアンプの電源を同時にオンした場合、最終段のアンプの出力が安定するのに、図5の右上図に示すように5.5 μs かかる。これに対して、図5の左下図の実線に示すように、4つのアンプの電源を前段から後段へ順番にオンした場合、最終段のアンプの出力が安定する時間が、図5の右下図に示すように3.1 μs と44%短縮できる。

4. UWB トランシーバの試作評価

提案するUWBトランシーバを0.15 μm の完全空乏形SOI CMOSを用いて製造した。図6の右上図に送信回路、左図に受信回路のチップ写真を示す。コア部の面積

は送受信合わせて0.4 mm^2 である。図6の右下図に示すように、35 cm離れて25 kbpsのデータ通信を行った場合、平均電力の実測値は299 μW であった。消費電力はデータレートではなく、flashingのduty比に依存する。表1にトランシーバの消費電力の内訳を示す。総電力は、flashingを用いない場合は1667 μW に対し、flashingを用いることにより299 μW と82%削減することができた。図7の左図にBERの送受信機間の距離依存の実測結果を示す。35 cmにおけるBERは 10^{-2} 、5 cmにおけるBERは 10^{-5} であった。

5. 従来との比較と低電力化のまとめ

図7の右図に従来の研究と本研究の消費電力とコア面積の比較を示す。本研究は最小電力と最小面積を達成している。

図8に、提案したそれぞれの低消費電力技術の総電力低減への寄与を示す。Double Thresholdingアーキテクチャにより同期が必要な関連器をなくし、低消費電力の広帯域ゲート接地アンプを採用し、時間差をつけて電源オンするflashing技術を用いることにより、初期設計では4 mWの消費電力を、最終的には299 μW と93%削減することができた。

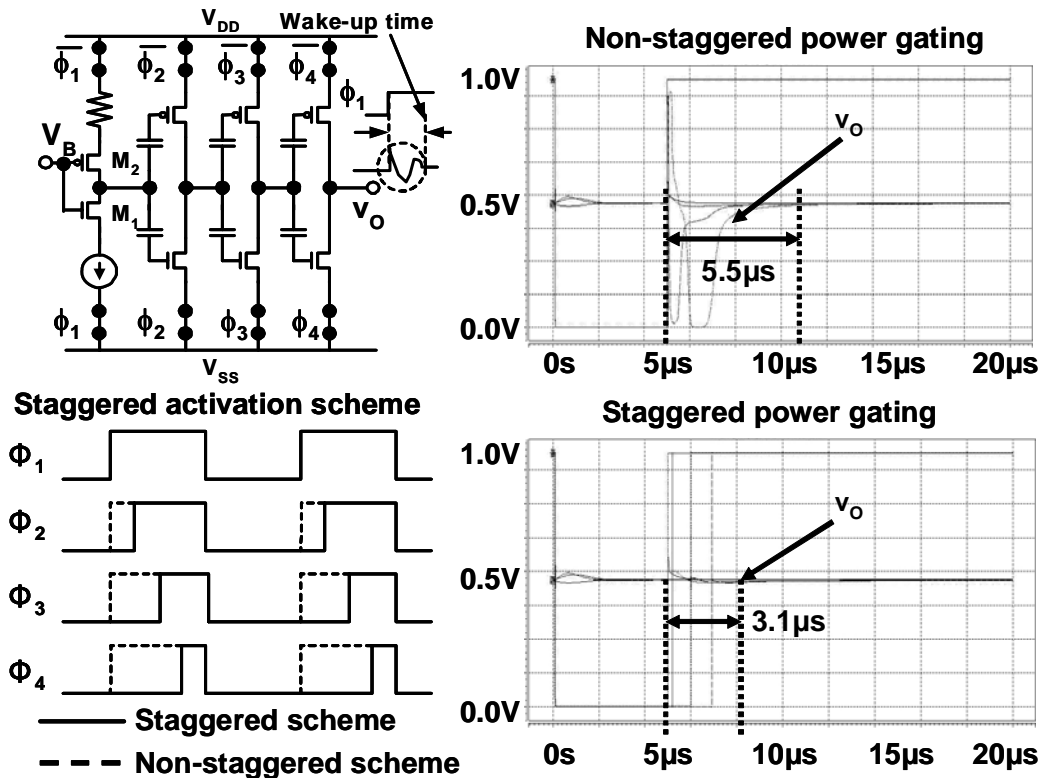


図5 時間差をつけて電源オンするflashing技術

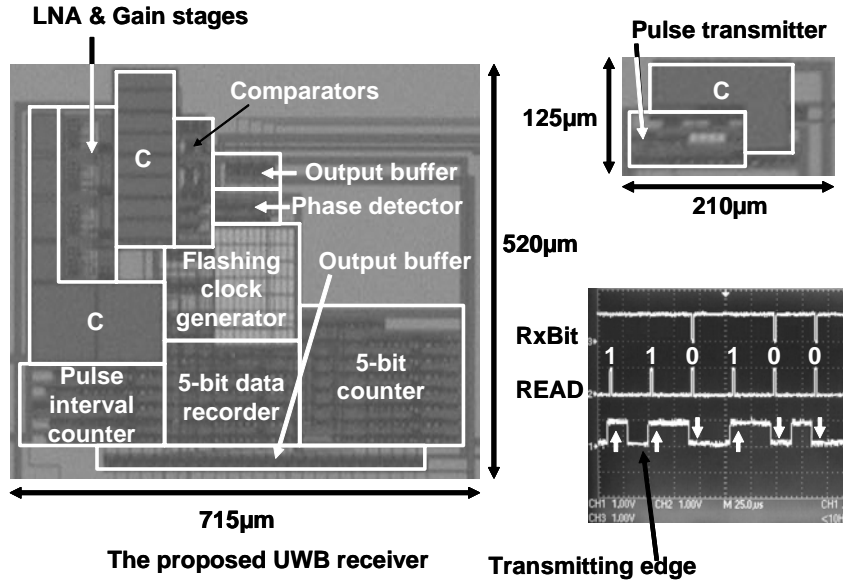


図6 UWB トランシーバのチップ写真とデータ伝送測定結果

表1 トランシーバの消費電力の内訳

	w/o Flashing (µW)	With Flashing (µW)
Transmitter	--	< 1
Front-end amplifier	157	13
CSA Gain stages	360	28
Comparators	1000	78
Bias & bias keeper	150	150
Digital blocks	--	30
Total (measured)	1667	299

6. 結論

正確な同期が不要で、ノイズやマルチパスによる信号干渉に対してロバストな Double Thresholding 方式を用いた flashing UWB トランシーバを実現した。テストチップの試作評価により、299 µW という最小電力を実証した。

参考文献

- [1] T. Terada, S. Yoshizumi, Y. Sanada and T. Kuroda, "A CMOS impulse radio ultrawideband transceiver for 1Mb/s data communications and ±2.5cm range findings," IEEE VLSI Circuit Symposium, June 2005, pp.30-33.
- [2] Federal Communication Commission (FCC), "Ultra-wideband (UWB) first report and order," Feb. 2002.
- [3] A. Ismail and A. Abidi, "A 3.1 to 8.2GHz direct conversion receiver for MBOFDM UWB communications," IEEE International Solid-State Circuits Conference, Feb. 2005, pp.208-209.
- [4] S. Iida, K. Tanaka, H. Suzuki, N. Yoshikawa, N. Shoji, B. Griffiths, D. Mellor, F. Hayden, I. Butler, and J. Chatwin, "A 3.1 to 5GHz CMOS DSSS UWB transceiver for WPANs," IEEE International Solid-State Circuits Conference, Feb. 2005, pp.214-215.
- [5] B. Razavi, T. Aytur, F.-R. Yang, R.-H. Yan, H.-C. Kang, C.-C. Hsu, and C.-C. Lee, "A 0.13µm CMOS UWB transceiver," IEEE International Solid-State Circuits Conference, Feb. 2005, pp.216-217.
- [6] B. Otis, Y.H. Chee, and J. Rabaey, "A 400µW-RX, 1.6mW-TX super regenerative transceiver for wireless sensor networks" IEEE International Solid-State Circuits Conference, Feb. 2005, pp. 396-397.

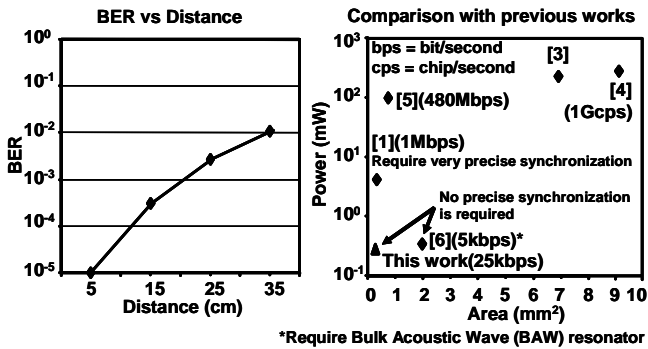


図7 BER の送受信機間の距離依存の実測結果と従来の研究と本研究の消費電力とコア面積の比較

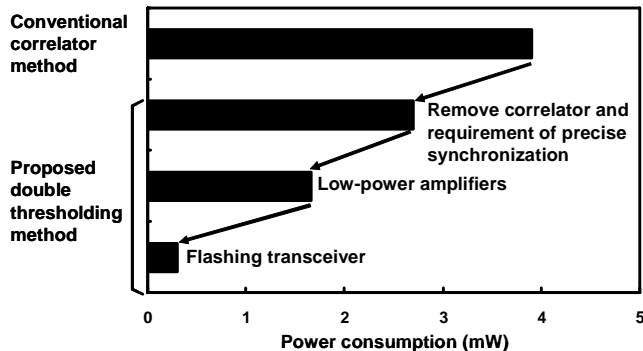


図8 提案した各低消費電力技術の総電力低減への寄与