

《CICC 2006 Report》

過去最高 423 件の投稿論文数 DRP 技術の発表に注目集まる



東京大学 大規模集積システム設計教育研究センター 助教授 高宮 真

第28回 2006 Custom Integrated Circuits Conference (CICC 2006) が、米カリフォルニア州 San Jose で9月10日～13日まで開催された。過去最高の423件の投稿があり、採択論文数は194件、このうち日本からの発表は17件であった。無線、A/Dコンバータ、ばらつき/DFM関連の発表が多く聴衆を集めた他、TIの無線回路をデジタル化するDRPに関する発表が注目を集めた。パネルディスカッションでは、技術だけでなくビジネスに主眼を置いた議論もなされた。

採択論文は全194件、北米/アジアの大学が伸長
国際会議2006 IEEE Custom Integrated Circuits Conference (CICC) がIEEE Solid-State Circuits Societyの主催、およびIEEE Electron Devices Societyの協賛により、9月10日～13日の4日間にわたってシリコンバレーの中心都市として有名な米カリフォルニア州 San Jose にて開催された。今年が28回目の開催である。本会議の出席者数は475名で、2001年以降では最高であった。半導体回路の他の学会であるISSCCやVLSI Symposiumに対して、CICCは上位(ソフトウェア、EDA技術)と下位(デバイス技術)との連携を重視してきた伝統がある。今回は過去最高の423件(前年比20%増)の投稿があり、この中から194件の論文が採択され、採択率は前年比5%減の46%であった。論文数が増えているのは、ここ数年のアナログおよび通信分野の活況や、大学における半導体回路設計分野の強化を反映している。これらの採択論文は、一般口頭発表111件、招待口頭発表29件、ポスター発表54件の3種類に分類できる。一般口頭発表に限ると、採択率は28%と低く、結果として大変質の高い論文が揃った。

図1に採択論文の地域別と産業界/大学別の分類を示す。地域別では、全体の約70%弱が北米からの論文であり、他の論文は日本、アジア、欧州から約10%ずつである。半導体回路の他の学会と比べ、欧州のシェアが低かった。この原因は、欧州の論文が、CICCの翌週にスイスで開催された半導体回路関連の別の学会(European Solid-State Circuits

Conference)へ流れたためと考えられる。産業界/大学別では、全体の35%が産業界から、残り65%が大学からの論文であった。シェア別順位は、1位が北米の大学(44%)、2位が北米の産業界(24%)、3位がアジアの大学(11%)と続いた。半導体回路の他の学会と同様に、北米とアジアの大学の存在感が年々増してきている。

Qualcommの基調講演で開幕

本会議開催前には、チュートリアル的な講演会として、3コースのEducational Sessionが、著名な講師陣により並行して丸一日行われた。第1の「Integrated Phase-Locked Systems-Optimization and Trends」のコースでは、California工科大学のAli Hajimiri氏や

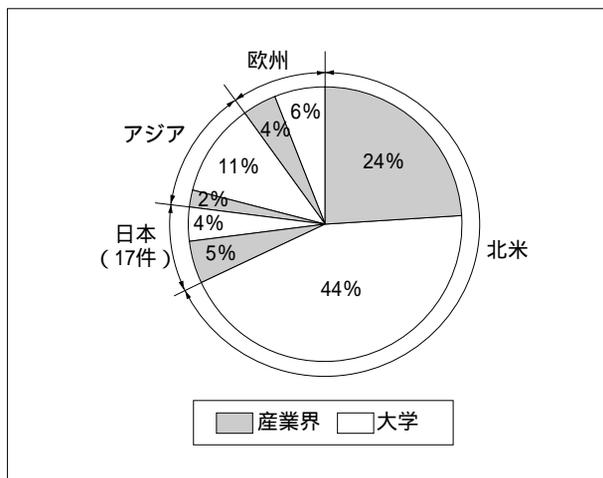


図1 採択論文の地域別および産業界/大学別の分類

California大学Los Angeles校のBehzad Razavi氏らによって、PLLの設計手法に関する講演が行われた。第2の「Advanced RF Design Techniques」のコースでは、蘭Philips Semiconductors (現NXP Semiconductors)のDomine Leenaerts氏らによって、MB-OFDM UWB、パワーアンプ/RF向けESDに関する講演が行われた。第3の「High Performance and Low Power Digital Circuit Design」のコースでは、California大学Berkeley校のJan Rabaey氏やPhilipsのMarcel J.M. Pelgrom氏らによって、超低電力設計、ばらつき、非同期回路に関する講演が行われた。最も多くの聴衆を集めたのが第2のRFのコースであった。

基調講演では、米QualcommのSanjay K. Jha氏から「The Evolution of Semiconductor Needs in Handsets」のタイトルで行われ、4Gの携帯電話の実現に向けての技術課題と半導体技術への期待が示された。

TIのDRPに関する発表が目集める

本会議の全体の傾向としては、無線、A/Dコンバータ、ばらつき/DFM関連の発表が多く聴衆を集めていた。個別トピックで、最も注目を集めたのが米Texas Instruments (TI)のDigital RF Processor (DRP)に関する4件の発表(うち2件が招待)である(論文番号6.1、7.4、13.1、27.1)。一般に、アナログ/RF回路はCMOSの微細化・低電圧化のメリットを享受しにくい、無線回路をデジタル化するDRPは、この問題を打破する技術として注目を集めている。このDRP技術に関して、90nm CMOSを用いたBluetoothとGSMの2種の商用チップへの適用事例、90nm CMOSを用いたWCDMA送信機向けのデジタル制御発振器の開発、45nm CMOS以降に向けたDRP技術の必然性が示された。

今回、日本からの発表は全17件であった。表1に日本からの発表を3分野に分類して示す。日本は新しい評価手法、実測に基づくパワー/シグナルイン

表1 日本からの発表論文(全17件)

論文番号	内容	発表機関
アナログ、無線		
4.3	デジタルTV向け100MS/s AD変換器	シャープ
12.6	10bit、80MS/s パイプラインAD変換器	東芝
12.7	低電力パイプラインAD変換器	静岡大学
15.1	チップ間の無線電力伝送	東京大学、神戸大学、慶應大学
17.4	省面積のOutside-rail回路	東京大学、慶應大学、東京工業大学
24.4	MOSFETのRF特性の新しい評価手法	NEC
28.7	デジタル放送(DVB-H)向けチャンネル選択フィルタ	シャープ
P35	AD変調器のVerilog-Aを用いた設計手法	静岡大学
P42	VCOを用いたオンチップインダクタの評価手法	東京大学
P43	WCDMA向け復調器	東芝
パワーインテグリティ、シグナルインテグリティ		
14.3	電源ノイズ測定回路	ルネサステクノロジ
24.3	誘導性結合によるタイミング変動の実測	大阪大学
29.4	電源ノイズによる遅延変動の実測とシミュレーション	大阪大学、東京工業大学
29.5	電源ノイズ波形を考慮した遅延変動解析	神戸大学
メモリ		
10.1	混載DRAMのデバイス技術	NECエレクトロニクス
10.2	SOIを用いた2トランジスタRAM	ルネサステクノロジ
10.4	SRAMにおける中性子起因のマルチセル不良	日立製作所、Cisco Systems、ルネサステクノロジ

テグリティ、メモリに強みがあると感じられた。

新しいビジネスモデル“デザインレス”の議論もパネルディスカッションは、後述する2つのトピックについて行われた。いずれも、技術だけではなくビジネスに主眼を置き、シリコンバレーで行われた当学会にふさわしいトピックであった。第1の「Can the Analog/RF Designer/Entrepreneur Make Money in a Fabless Startup?」のコースでは、ベンチャーキャピタリストや新興企業の創業者をパネリストとして、ドットコムバブルがはじけた現在、アナログ/RF設計の新しいファブレス企業を今、始めるべきか否かについて議論が行われた。第2の「Fabless to Designless - How Do We Manage Globalization Challenges?」のコースでは、英Advanced RISC Machines (ARM)、伊仏STMicroelectronics、米LSI Logic、台湾United Microelectronics (UMC)のマネージャーらをパネリストとして、今後はLSI製造だけではなくLSI設計も、インド、中国、台湾などへアウトソーシングする“デザインレス”という新しいビジネスモデルの必要性と課題について議論が行われた。

来年は、9月16日～19日にかけて、今年と同じくSan Joseで開催される予定である。