

無線通信と有線通信を融合させた 通信シートによる低電力・可動通信

Communication Sheet Combining Wireless and Wireline Communications

高宮 真
Makoto TAKAMIYA

東京大学 大規模集積システム設計教育研究センター 〒153-8505 東京都目黒区駒場 4-6-1
VLSI Design and Education Center, University of Tokyo, 4-6-1 Komaba, Meguro-ku, Tokyo 153-8505, Japan

E-mail: mtaka@iis.u-tokyo.ac.jp

Abstract

A transceiver for the printable 20cm x 20cm communication sheet combining the capacitive coupling and the point-to-point connection from TX to RX on the sheet is developed. The transceiver with asynchronous data edge signaling and DC power-free pulse detector achieves the lowest energy 107pJ/bit at 100kbps in the wireless communications at a distance of 60cm in a 0.18 μ m CMOS.

1. はじめに

ワイヤレスセンサネットワークやアンビエント・インテリジェンスを実現するためのインフラの一つとして、「通信シート」[1-2]を開発した。通信シートを机や部屋の壁・天井に設置することにより、机や壁の上に置かれたノード間の通信を従来の無線通信よりも低電力で行うことができる。アンビエント・インテリジェンス応用におけるノード数は1000個から10000個のオーダーが予想されるため、通信の電力を下げるのが重要な課題となる。

この通信シートを、以前に提案した無線電力伝送シート[3-4]と組み合わせて使用することにより、シート上に置かれた任意の位置のノードに対して、電気的接触なしで通信と給電機能を提供することができる。

本論文では、2章で有線通信と無線通信双方の長所を生かした通信シートのコンセプトとデバイス構造について示し、3章で通信シート向け容量結合トランシーバにおける低電力回路技術について示す。4章で通信シートの実測結果を示し、最後に5章でまとめる。

2. 通信シートの動作原理とデバイス構造

図1に通信シートの全体写真を示す。通信シートの表面には、ポリイミドのフィルム上にインクジェットで印刷した銀の容量結合通信用のパッドアレイが形成されている。

図2に通信シートの特徴を示す。一般に、無線通信を有線通信と比較すると、ケーブル接続なしで3次元空間を自由に移動しながら通信できる点が長所であるが、消費電力・セキュリティ・周波数帯域割り当ての短所がある。そこで、通信シートでは、メートル(m)程度の距離の有線通信とマイクロメートル(μ m)程度の距離の近距離無線通信を組み合わせることにより、無線通信と有線通信の中間領域の新しい通信を実現する。すなわち、ケーブル接続なしでシート上に置かれた任意の位置の物体間で通信できる一方、消費電力・セキュリティ・周波数帯域割り当ての無線通信の欠点を有線通信により解決している。通信シートを机や壁に貼りめぐらせるためには、

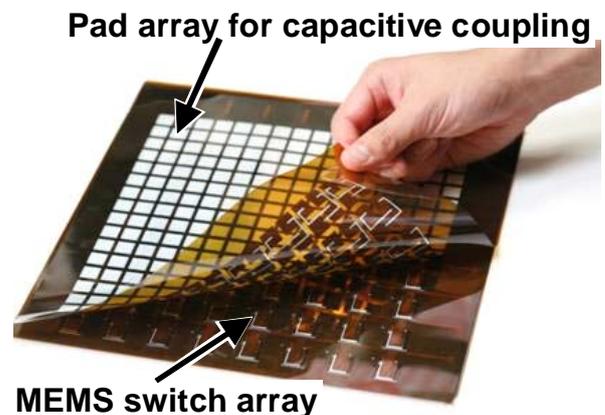


図1 通信シートの全体写真

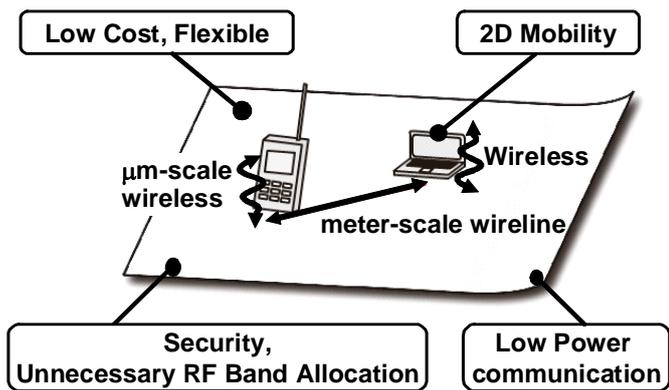


図2 通信シートの特徴

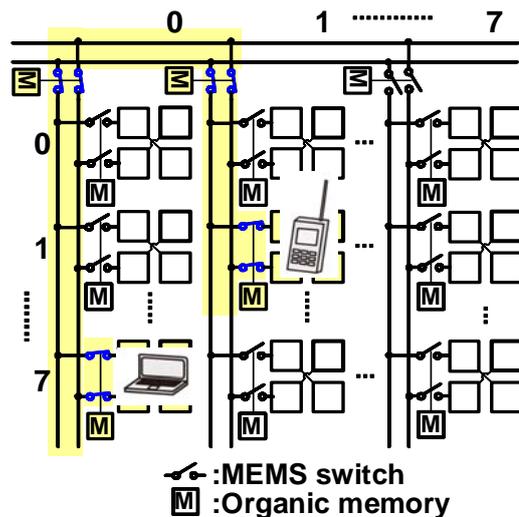


図4 通信シートにおける経路形成方式

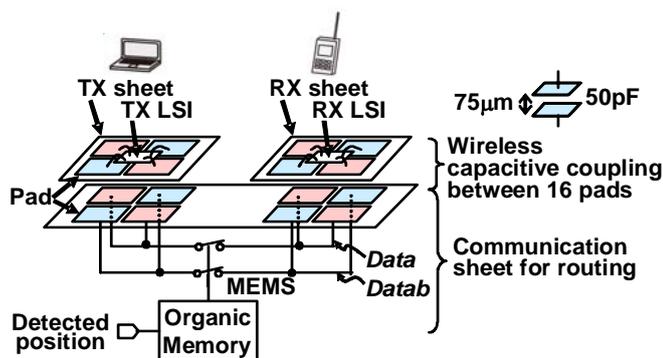


図3 通信シートにおける容量結合トランシーバの動作原理

壁紙のような大面積性とフレキシブル性が必要となる。そこで、フィルム上に印刷技術で形成する有機トランジスタとプラスチック MEMS を用いた大面積エレクトロニクス技術を用いることにより、大面積な通信シートを低コストで実現することができる。

通信シートでの近距離無線通信方式として、誘導結合と容量結合の2つの方式が考えられる。今回は、通信シートのデバイス構造と目標データレート(100kbps)における消費電力を計算で比較し、容量結合を採用した。図3に通信シートにおける容量結合トランシーバの動作原理図を示す。送信 LSI は送信シート上に形成された4つの容量結合用パッドと接続されている。同様に、受信 LSI は送信シート上に形成された4つの容量結合用パッドと接続されている。送信/受信シート上の容量結合用パッドが、通信シート上の容量結合用パッドと対向することにより、容量結合を実現する。典型的な容量結合用パッド間の距離は75μm、容量は50pFである。送信 LSI と受信 LSI の間に共通グラウンドがないため、差動信号伝送を行っている。また、送信/受信シート上の容量結合用パッドは、送信/受信シートの90度、180度、270度の回転を許容するためにパッド数を2つではなく4つにしている。通信シート上の送信/受信シート上

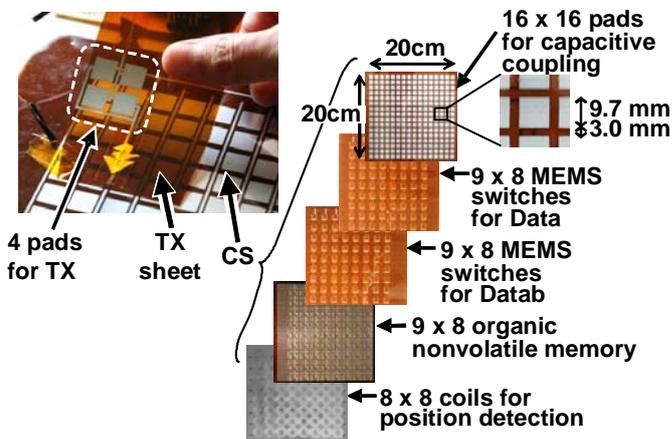


図5 通信シートのデバイス構造

の位置検出は、無線電力伝送シート用に開発した位置検出技術[3-4]により行う。位置検出結果に応じて、通信シート上の任意の2点間を MEMS スイッチを介して有線で接続する。各 MEMS スイッチは有機不揮発メモリ[2]を有しており、MEMS スイッチをオンすべきかオフすべきかの情報を記憶することができる。MEMS スイッチは無線電力伝送シートでも、用いられるスイッチで、有機トランジスタに比べ、オン抵抗が低く寄生容量が小さいことが特徴である。

図4に通信シートにおける経路形成方式を示す。4個のパッドを1組として、通信シートには8組×8組のパッドアレイと、9×8の MEMS スイッチアレイ対と、9×8の有機不揮発メモリアレイが形成されている。この経路形成方式では、通信シートの任意の2点間を最大4つの MEMS スイッチを介して接続することができる。

図5に通信シートのデバイス構造を示す。通信シートのサイズは20cm角で、機能的には容量結合用パッド・MEMS スイッチ・有機不揮発メモリ・位置検

出用コイルの4種類のシートが積層されており、パターンはすべて印刷技術（インクジェット印刷またはスクリーン印刷）で形成されている。容量結合用パッドの大きさは9.7mm角である。

3. 通信シート向け容量結合トランシーバにおける低電力回路技術

通信シートでは、将来的に多数個のノード間の通信が行われるため、通信の電力を下げるのが重要な課題である。そこで、容量結合通信の消費電力を下げるためにデータエッジ信号伝送方式と、DC電力を消費しないパルス検出回路の2つの回路技術を提案する。以下でそれぞれについて述べる。

3.1. データエッジ信号伝送方式

容量結合通信ではDC信号が伝送できないため、従来の容量結合通信[5]では、図6に示す信号伝送方式が用いられていた。送信回路の出力波形として、 $V_{DD}/2$ を中心として、データ0を0Vで、データ1を V_{DD} で表す。この方式は、データ毎に送信回路出力の遷移が発生するため、消費電力がデータの変化に依存せず一定という問題があった。そこで、提案するデータの変化時にのみ送信回路出力を遷移させる「データエッジ信号伝送方式」を図6に示す。 $V_{DD}/2$

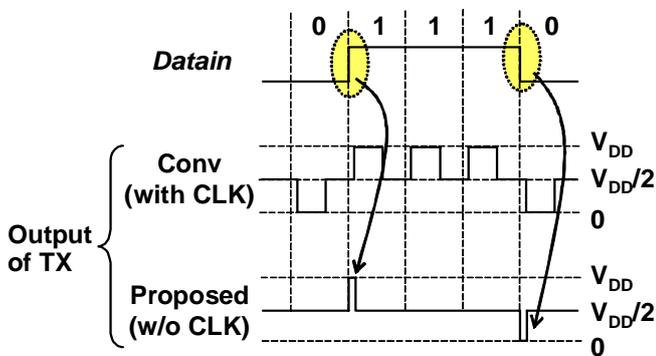


図6 容量結合通信における従来の信号伝送方式と提案するデータエッジ信号伝送方式

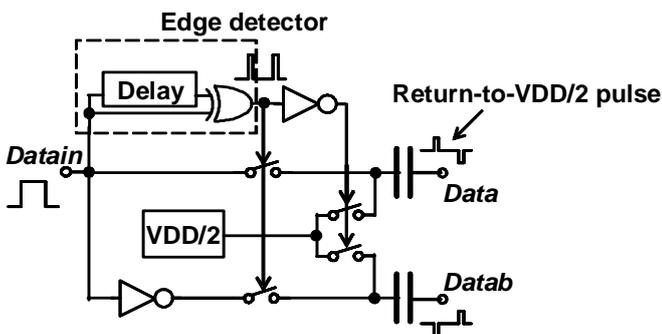


図7 データエッジ信号伝送方式に対応した送信回路

を中心として、データ0からデータ1への変化を V_{DD} で、データ1からデータ0への変化を0Vで表す。これにより、データの変化時にのみ送信回路出力の遷移が発生するため、消費電力がデータの変化に依存し、データの変化率に応じて低電力化することが可能となる。

図7にデータエッジ信号伝送方式に対応した送信回路図を示す。データの変化をエッジ検出回路で検出し、送信回路出力として差動のreturn-to- $V_{DD}/2$ 信号を出力している。この送信回路は $V_{DD}/2$ 発生部以外はDC電力を消費しない。

3.2. DC電力を消費しないパルス検出回路

今回、MEMSスイッチのオフの帯域が1MHz以下のため、通信シートの目標データレートを100kbpsとした。データレートが100kbpsと低い場合、トランシーバ回路のDC消費電力がトランシーバ全体の電力を支配するため、DC電力の削減が重要となる。しかし、従来のクロック信号を用いない受信回路では、受信信号を検出するためにバイアス電流によるDC電力が不可避であった。そこで、今回新たにDC電力を消費しないパルス検出回路を提案する。

図8(a)に提案するDC電力を消費しないパルス検

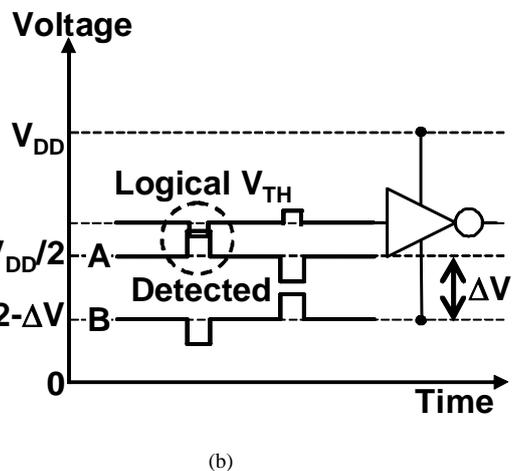
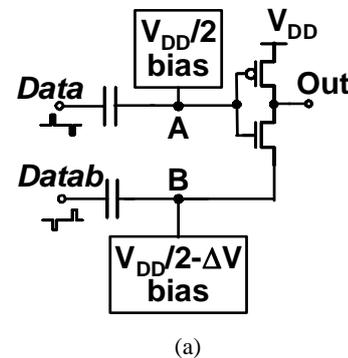


図8 (a)提案するDC電力を消費しないパルス検出回路の動作原理回路。(b)動作波形の模式図。

出回路の動作原理回路図を示す。CMOS インバータ回路の入力側の DC バイアスを $V_{DD}/2$ として、一方の容量結合信号(Data)を入力する。一方、CMOS インバータ回路の V_{SS} 側の DC バイアスを $V_{DD}/2 - \Delta V$ として、差動の他方の容量結合信号(Datab)を入力する。図 8(b)に図 8(a)の回路の動作波形の模式図を示す。Data, Datab の信号に変化がない場合、ノード A の電圧はインバータの論理しきい電圧よりも低いいため、インバータの DC 電力は無視できるほど小さい。一方、Data, Datab の信号に変化があり、ノード A の電圧が上がり、ノード B の電圧が下がった瞬間にのみ、ノード A の電圧がインバータの論理しきい電圧を上回るため、Data, Datab のパルス信号を検出することができる。このインバータはパルス検出期間中のみ電力を消費し、それ以外の期間は DC 電力を消費しない。

図 9 に提案する DC 電力を消費しないパルス検出回路を含む受信回路の全体回路図を示す。2つのパルス検出回路それぞれの CMOS インバータ回路の入力側と V_{SS} 側に、差動入力信号(Data, Datab)を逆に入力することにより、差動のパルス入力を検出し、この

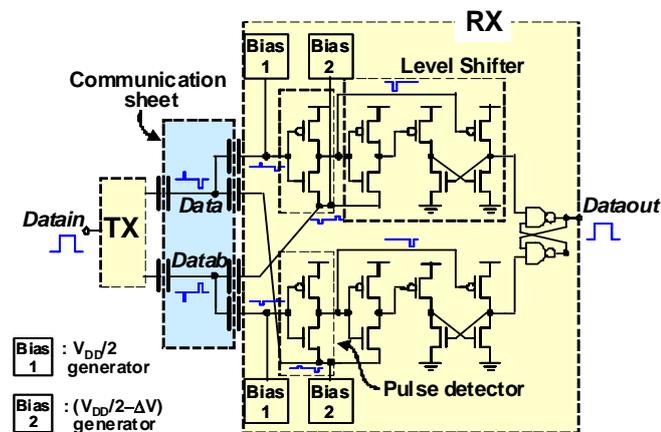


図9 提案するパルス検出回路を含む受信回路の全体回路図

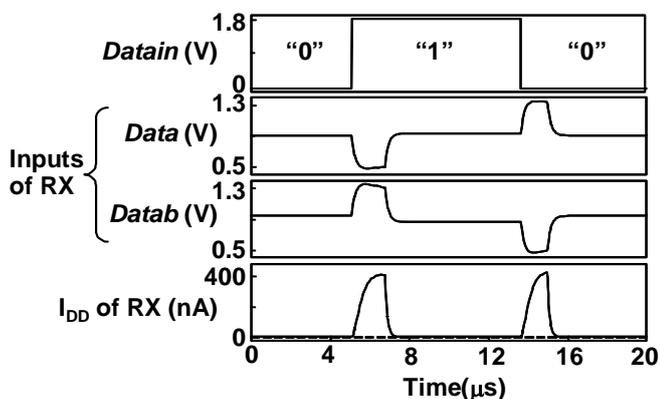


図10 トランシーバ全体のSPICEシミュレーション波形

結果をレベルシフタでフルスイングにしてラッチすることにより、データを受信することができる。

図 10 にトランシーバ全体の SPICE シミュレーション波形を示す。データエッジ信号伝送方式により、入力データの変化時にのみ、通信シート上を伝搬する Data, Datab 信号が遷移する。そして、Data, Datab 信号が遷移中の期間のみ消費電力を消費し、Data, Datab 信号が遷移しない期間は DC 電力を消費しない。つまり、提案技術により、DC 電力を消費しないパルス検出を実現している。

4. 通信シートの実測結果

図 11 に 1.8V, 0.18 μ m CMOS プロセスで試作した容量結合トランシーバのチップ写真を示す。送信回路のコア回路の大きさは、55 μ m \times 45 μ m、受信回路のコア回路の大きさは、25 μ m \times 39 μ m である。

表 1 に通信シートの性能を示す。データレートは典型値で 100kbps、通信シートを除く LSI チップ単体

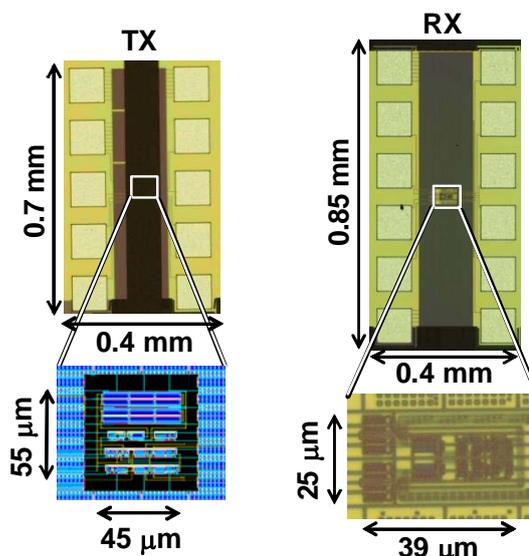


図11 容量結合トランシーバのチップ写真

表1 通信シートの性能

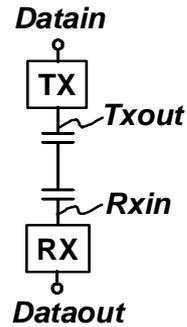
Technology		0.18 μ m CMOS
Supply Voltage		1.8V
Data Rate	Typ	100kbps
	Max	8Mbps
Communication Distance	Capacitive Coupling	150 μ m
	Wireline	60cm
Alignment Tolerance		7.5mm
Power @100kbps	TX	9.73 μ W
	RX	0.97 μ W
	Total	10.7 μ W
Energy per bit @100kbps		107pJ/bit
Core Area	TX	2475 μ m ²
	RX	975 μ m ²

での最大値は 8Mbps である。通信距離は容量結合部分が最大 150 μm 、通信シート上の有線部分が最大 60cm である。100kbps における消費電力は、送信回路で 9.73 μW 、受信回路で 0.97 μW 、合計で 10.7 μW である。これを 1 ビット当たりのエネルギーに換算すると 107pJ/bit となる。

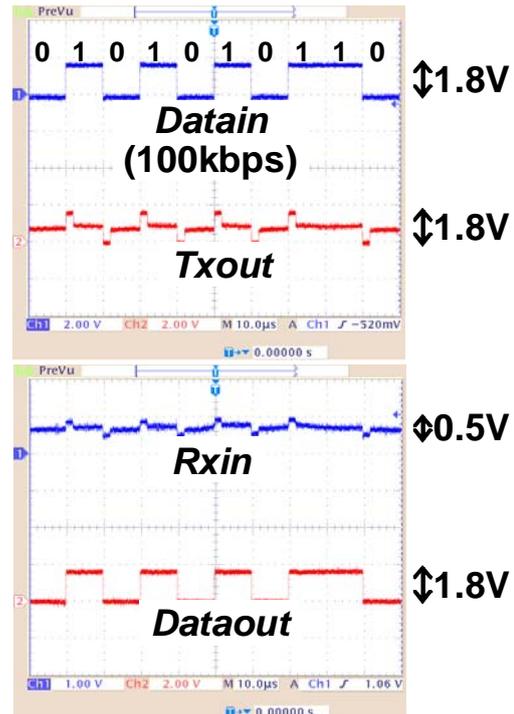
図 12 に通信シートでの 100kbps の通信デモの写真を示す。送信 LSI と接続された送信シート上の 4 パッドと、受信 LSI と接続された受信シート上の 4 パッドが、2 つの容量結合と通信シート上の 60cm 配線を経由して通信することに成功している。送信 LSI と受信 LSI の間に共通グラウンドがなくても通信できることを実証するために、送信 LSI と受信 LSI はグラウンドを分離した乾電池駆動電源により動作させ、受信波形を乾電池駆動オシロスコープにより測定している。なお、この測定では原理チェックのために、通信シートはパッドと配線のみを含み、MEMS スイッチや有機不揮発メモリは含んでいない。

図 13(a)に通信シートの 100kbps での波形の測定ポイントを、図 13(b)に波形測定結果を示す。送信回路は、入力データ(Datain)のデータを検出して、Txout を出力している。受信回路は、減衰した受信回路入力信号(Rxin)から、データを Dataout として復元して出力している。

図 14 に通信シートにおいて 100kbps の通信を実現する上で容量結合用のパッド間の許容できる距離と位置ずれ範囲のバイアス電圧(ΔV)依存の実測結果を示す。横軸がパッド間の水平方向の位置ずれ量、縦軸がパッド間の垂直方向の距離を示す。 ΔV が大きいほど、消費電力は増えるがパルス検出回路の感度が高まるため、より大きな距離と位置ずれを許容できることを示している。例えば、典型的なパッド間距離である 75 μm においては、最大 3.75mm の位置ずれを許容できることを示している。



(a)



(b)

図13 (a)通信シートの100kbpsでの測定点。(b)波形測定結果。

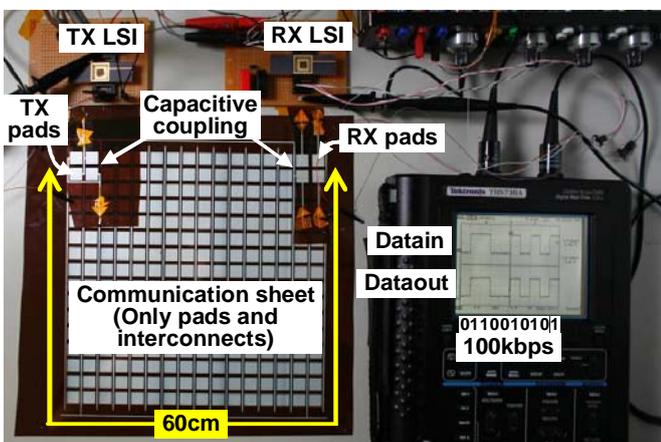


図12 通信シートでの100kbpsの通信デモの写真

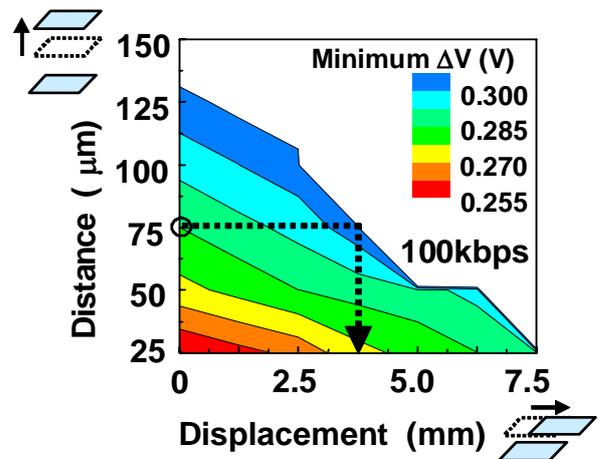


図14 通信シートにおいて100kbpsの通信を実現する上で容量結合用のパッド間の許容できる距離と位置ずれ範囲のバイアス電圧(ΔV)依存の実測結果

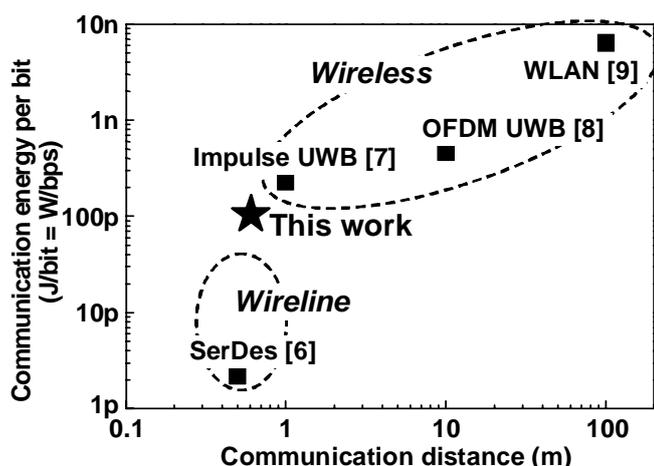


図15 1ビット当たりの通信エネルギーと通信距離に関する通信シートと従来の無線・有線通信との比較

最後に、図15に1ビット当たりの通信エネルギーと通信距離に関する通信シートと従来の無線・有線通信との比較を示す。従来の無線・有線通信としては学会レベルで最も低電力なデータをプロットした。通信シートは60cmの通信を107pJ/bitで実現しており、従来の無線の長所を残しつつ、無線通信としては最低エネルギーを達成することに成功している。

5. まとめ

提案する通信シートでは、メートル(m)程度の距離の有線通信とマイクロメートル(μm)程度の距離の近距離無線通信を組み合わせることにより、無線通信の可動性の長所と、有線通信の低消費電力・高セキュリティ・周波数帯域割り当て不要の長所の両方を生かした新しい通信を実現した。

新たに開発した通信シート向け容量結合トランシーバにおける「データエッジ信号伝送方式」と、「DC電力を消費しないパルス検出回路技術」により、60cmの通信を無線通信としては最低の107pJ/bitで実現することに成功した。

謝辞

共同研究者である東京大学の桜井 貴康教授、染谷隆夫准教授、関谷 毅助教と慶應義塾大学の黒田 忠広教授に深く感謝いたします。本研究の一部はCREST/JSTと文部科学省の援助を受けて行われた。

参考文献

[1] L. Liu, M. Takamiya, T. Sekitani, Y. Noguchi, S. Nakano, K. Zaitzu, T. Kuroda, T. Someya, and T. Sakurai, "A 107pJ/b 100kb/s 0.18 μm capacitive-coupling transceiver for printable communication sheet," IEEE International Solid-State

Circuits Conference (ISSCC), San Francisco, USA, pp. 292-293, Feb. 2008.

- [2] T. Sekitani, Y. Noguchi, S. Nakano, K. Zaitzu, Y. Kato, M. Takamiya, T. Sakurai, and T. Someya, "Communication sheets using printed organic nonvolatile memories," IEEE International Electron Devices Meeting (IEDM), Washington DC, USA, pp. 221-224, Dec. 2007.
- [3] M. Takamiya, T. Sekitani, Y. Miyamoto, Y. Noguchi, H. Kawaguchi, T. Someya, and T. Sakurai, "Design solutions for multi-object wireless power transmission sheet based on plastic switches," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, USA, pp. 362-363, Feb. 2007.
- [4] T. Sekitani, M. Takamiya, Y. Noguchi, S. Nakano, Y. Kato, K. Hizu, H. Kawaguchi, T. Sakurai, and T. Someya, "A large-area flexible wireless power transmission sheet using printed plastic MEMS switches and organic field-effect transistors," IEEE International Electron Devices Meeting (IEDM), San Francisco, USA, pp. 287 - 290, Dec. 2006.
- [5] K. Kanda, D. D. Antono, K. Ishida, and T. Sakurai, "1.27Gb/s/pin 3mW/pin wireless super-connect (WSC) interface scheme," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, USA, pp. 288-289, Feb. 2003.
- [6] R. Palmer, J. Poulton, W. J. Dally, J. Eyles, A. M. Fuller, T. Greer, M. Horowitz, M. Kellam, F. Quan, and F. Zarkeshvari, "A 14mW 6.25Gb/s transceiver in 90nm CMOS for serial chip-to-chip communications," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, USA, pp. 440-441, Feb. 2007.
- [7] I. D. O'Donnell, and R. Brodersen, "A 2.3mW baseband impulse-UWB transceiver front-end in CMOS," IEEE Symposium on VLSI Circuits, Honolulu, Hawaii, USA, pp. 200-201, June, 2006.
- [8] J. R. Bergervoet, K. S. Harish, S. Lee, D. Leenaerts, R. van de Beek, G. van der Weide, and R. Roovers, "A WiMedia-compliant UWB transceiver in 65nm CMOS," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, USA, pp. 112-113, Feb. 2007.
- [9] M. Simon, P. Laaser, V. Filimon, H. Geltinger, D. Friedrich, Y. Raman, and R. Weigel, "An 802.11a/b/g RF transceiver in an SoC," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, USA, pp. 562-563, Feb. 2007.